

doi: 10.3969/j.issn.1006-1576.2012.10.020

开关电路中按键抖动信号的比较

周松青, 任伟艳, 蔡雷
(西北核技术研究所, 西安 710024)

摘要: 针对在数控开关电路设计中按键抖动信号往往导致系统误操作的问题, 研究抖动信号产生的原因及特点, 给出多种消除抖动信号的方法。比较结果表明: 低频采样消抖动电路结构简单、可靠性高, 能有效消除数控开关的按键抖动信号。

关键词: 开关电路; 消抖动; 采样; 仿真

中图分类号: TJ02 文献标志码: A

The Compare of Keystroke Trembling Signal in Switch Circuit

Zhou Songqing, Ren Weian, Cai Lei
(Northwest Institute of Nuclear Technology, Xi'an 710024, China)

Abstract: About the trembling signal of keystroke in the design of digital control switch circuit, it will bring some wrong operation to the system. There is a research about the cause and the characteristic of trembling signal. Some methods of eliminate trembling signal are given, and the way of sampling base on low-lying frequency is a simple and steady circuit diagram, which can eliminate the trembling signal of digital control switch effectively.

Key words: switch circuit; eliminate trembling; sampling; simulation

0 引言

数字系统在现代数字通信和控制系统中得到了广泛的应用。单片机、可编程逻辑器件(CPLD/FPGA)和专用集成电路(ASIC), 已成为数字系统领域的主要设计方式^[1], 具有满足特定用户要求和特定电子系统需要的特点, 但这些系统外围数控开关的按键抖动信号一直使设计工程师倍受困扰, 也是影响数字系统设计有效性及可靠性的一个重要因素。

在开关电路设计中, 消抖动电路设计是不可缺少的, 尤其是对尖峰脉冲或脉冲边沿敏感的数字系统更是如此^[2]。但抖动并不是对所有输入都有危害, 如触发器的 D 输入端, 只要抖动信号不出现在时钟的上升沿并满足数据的建立保持时间, 就不会对系统造成危害。而当抖动信号成为系统的启动信号、控制信号、握手信号、清零信号、预置信号、时钟输入信号或数据锁存器的输入信号时就会产生逻辑错误^[3]。实际设计中, 应尽量避免将带有抖动的信号直接接入对抖动敏感的输入端上, 应采取解决方法加以消除; 因此, 笔者就开关电路中的抖动问题进行探讨, 分析其产生的原因及特点, 并给出几种消除的方法。

1 按键抖动信号产生的原因及特点

由于绝大多数数控按键是机械式开关, 其核心部件为弹性金属簧片, 在开关切换的瞬间, 因接触点来回弹跳导致信号前沿和后沿出现高低电平交替变换的抖动现象。虽然只进行了一次按键, 结果在按键信号稳定的前后出现了多个抖动脉冲, 如果将这样的信号直接送给数字系统采集, 将可能把按键稳定前后出现的脉冲信号当作按键信号, 就出现人为的一次按键, 使得微处理器以为多次按键现象。为确保按键识别的准确性, 就必须对按键进行消抖处理。另外, 机械式按键的抖动次数、时间、波形都是随机的, 不同类型的按键其最长抖动时间也有差别, 抖动时间的长短与按键的机械特性有关, 一般为 5~12 ms。

2 消抖动信号的方法

消抖动方法有硬件消抖和软件消抖, 常见的硬件消抖有 R-S 触发器开关消抖、MAX6816 开关消抖、R-C 积分消抖和翻滚式消抖等; 软件消抖一般是基于 HDL 或 C 语言的消抖。下面, 笔者结合自己的电路设计经验给出几种便于集成于数字系统的消抖动电路。

收稿日期: 2012-07-17; 修回日期: 2012-08-08

作者简介: 周松青(1981—), 男, 湖南人, 硕士, 工程师, 从事激光器应用研究。

2.1 定时器中断处理消抖

定时器中断处理消抖在嵌入式应用系统中经常用到,如图 1 中电路图,设置 $\overline{INT0}$ 为电平触发方式,当开关 K 按下时,数字系统进入中断。如果开关的抖动时间小于中断程序的执行时间,则抖动对系统无影响。但是,当程序执行完成返回时,如果 $\overline{INT0}$ 仍是低电平,则相当于按键的又一次动作,再次执行中断程序。为了解决这个问题,用边沿触发取代电平触发,设置 $\overline{INT0}$ 为边沿触发方式,当开关 K 按下时,数字系统进入 $\overline{INT0}$ 中断。首先将其延时 $15\sim20$ ms,再执行中断服务程序,这种方法可以消除前沿抖动^[4]。如果采用图 1 中流程图的方法,按键断开后,上升沿到,系统再延迟一段时间,就可以消除后沿抖动了。

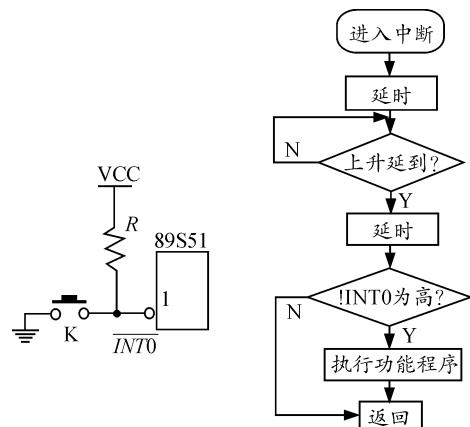


图 1 定时器中断处理消抖电路和方法流程

2.2 数据锁存法

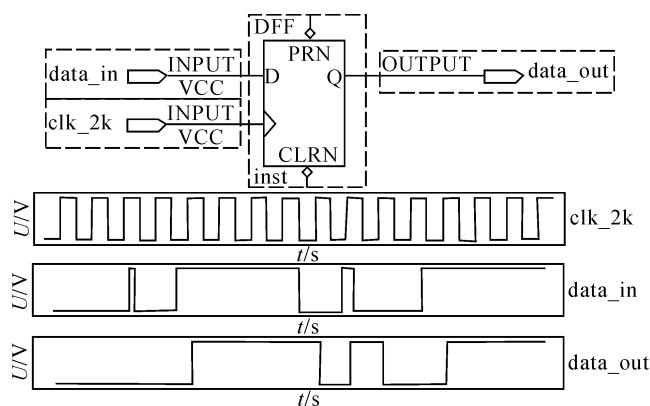


图 2 数据锁存法的原理图和仿真波形

数据锁存法是一种简单的采样法,是利用 D 触发器的输入端 D 对抖动信号不敏感的特点,在输出信号的保持时间内,读取输出信号。由于在时钟的上升沿时刻,输出端 $data_out=data_in$, 电路结构和

该电路在 T-spice 环境下的功能仿真图见图 2。从图中可以看出,当输入的信号有抖动现象时,只要不发生在时钟的上升沿时刻,输出就不会有抖动信号,而且该电路还可以消除系统工作中因竞争冒险、串扰或寄生等原因产生的毛刺。但当时钟上升沿与抖动信号同步时,该锁存法就失去意义了。同时这种方法类似于将异步电路转化为同步电路,会涉及到时序问题。

2.3 低频多点采样计算法

低频多点采样计算法,是指先对按键开关输入信号进行连续 4 个脉冲周期的采样,然后计算判断消除抖动信号。由于按键抖动信号的扫描周期一般不超过 16 ms,这里采用频率为 128 Hz、周期 T 为 8 ms 的脉冲信号 clk_128 ,该脉冲信号由系统的时钟信号经串联的 D 触发器分频而得到。在 clk_128 时钟脉冲上升沿瞬间连续采样输入信号的 4 个状态值 “s1s2s3s4”。当 “s1s2s3s4” 为 “0000”、“0001”、“0010”、“0011”、“0100”、“0101”、“1100”情况下表示低电平“0”输入,当 “s1s2s3s4” 为 “0101”、“0110”、“0111”、“1010”、“1011”、“1101”、“1110”、“1111”的情况下表示高电平“1”输入,也就是说,如果在连续高电平的情况下有低电平抖动的时间小于 16 ms 的时候就判定输入仍为“1”,大于 16 ms 时就判定输入为“0”;如果在连续低电平的情况下有高电平抖动的时间小于 16 ms 的时候就判定输入仍为“0”,大于 16 ms 时判定输入为“1”。根据以上原理画逻辑真值表和卡诺图,见图 3。

	data_out	s3s4	00	01	10	11
s1s2		00	0	0	0	0
00	0	0	0	0	0	0
01	0	1	1	1	1	1
10	0	0	1	1	1	1
11	0	1	1	1	1	1

图 3 消抖动电路逻辑真值表和卡诺图

根据真值表和卡洛图可以得到逻辑最简式:

$$data_out = \overline{s1s2s3} + s1\overline{s2s3} + \overline{s1s2}s3 + \overline{s1s2}\overline{s3s4} + s1s2$$

$$s3s4 = (\overline{s1s2} + s1s2)(s3 + \overline{s3s4}) + s1\overline{s2}s3 = (\overline{s1s2} + s1s2)[s3(s4 + \overline{s4}) + s4(s3 + \overline{s3})] + s1\overline{s2}s3 = (\overline{s1s2} + s1s2)(s3 + s4) + s1\overline{s2}s3$$

(下转第 85 页)