

doi: 10.7690/bgzd.2025.11.011

基于龙芯 LIO 接口的 FPGA 在线升级 IP 核设计

李 森¹, 吴昌昊¹, 张春华²

(1. 中国兵器装备集团自动化研究所有限公司特种计算机事业部, 四川 绵阳 621000;

2. 中国兵器装备集团自动化研究所有限公司无人机事业部, 四川 绵阳 621000)

摘要: 针对“龙芯处理器+FPGA”的硬件设计架构中, 现场可编程门阵列(field programmable gate array, FPGA)在线升级需求, 设计一款可以通过 LIO 接口实现 FPGA 程序在线升级的 IP 核。设计 LIO 接口从机模块实现 LIO 接口读写操作的转换; 设计在线升级操作指令与协议处理模块, 使 IP 核通过简单接口可以实现复杂数据的处理; 设计状态信息控制模块, 使龙芯处理器通过查询相应寄存器, 实现对 IP 核的有效读写操作; 并将设计完成的在线升级 IP 核放在国微型号为 SMQ7K325TFFG900 的 FPGA 上进行实际验证。结果表明: 该 IP 核可以完成 FPGA 程序在线升级, 且性能稳定。

关键词: Local Bus 接口; FPGA; 在线升级; IP 核

中图分类号: TP391 **文献标志码:** A

Design of FPGA Online Upgrade IP Core Based on Longchip LIO Interface

Li Sen¹, Wu Changhao¹, Zhang Chunhua²

(1. Department of Special Computer, Automation Research Institute Co., Ltd. of China South Industries Group, Mianyang 621000, China; 2. Department of UAV, Automation Research Institute Co., Ltd. of China South Industries Group, Mianyang 621000, China)

Abstract: Aiming at the online upgrade demand of field programmable gate array (FPGA) in the hardware design architecture of "Longxin processor+FPGA", we design an IP core that can realize the online upgrade of FPGA program through LIO interface. Design the LIO interface slave module to realize the conversion of LIO interface read/write operation; design the online upgrade operation instruction and protocol processing module, so that the IP core can realize the processing of complex data through the simple interface; design the state information control module, so that the Longxin processor can realize the effective read/write operation of the IP core by querying the corresponding registers; and put the designed online upgrade IP core in the national miniature model number of SMQ7K325T. The designed online upgrade IP core is put on the FPGA of SMQ7K325TFFG900 for practical verification. The results show that the IP core can complete the FPGA program online upgrade, and the performance is stable.

Keywords: Local Bus interface; FPGA; online upgrade; IP core

0 引言

现场可编程门阵列(FPGA)由于其灵活的可编程特性、强大的逻辑资源以及高速的并行计算能力, 使其在军用特种电子、星载设备、机载设备、车载设备、通信终端以及医疗设备中广泛应用^[1-2]。在芯片设计领域, ASIC 芯片的原型设计, 在仿真通过后, 通常也采用 FPGA 作为验证平台。

FPGA 在电子设备中常作为核心处理单元, 由于算法优化、接口性能改善、软件需求变更等, 需要对 FPGA 程序进行升级。常用的升级方法为使用 JTAG 对程序进行烧写, 这种方法常需要对整机设备进行拆装, 维护过程耗时^[3], 并且在一些特殊环境下不允许对设备进行拆装。为了在不拆卸设备的条件下对 FPGA 程序进行升级, 就要求 FPGA 设备具有在线升级功能。常用的在线升级方式为通过网

络接口、串口、CAN 接口等, 将升级数据发送给 FPGA, FPGA 收到数据后, 将数据写入配置 Flash 中。对于“CPU+FPGA”的硬件设计架构, 在不增加外围接口电路的情况下, 最优的设计方法为使用 CPU 自带的控制总线实现对 FPGA 升级数据传输。笔者根据龙芯 2K1000 外设接口以及实际硬件设计, 采用龙芯 LIO(Local Bus)接口实现升级数据的传输, 在 FPGA 端设计 LIO 接口处理模块接收 CPU 写入的升级数据, 并将升级数据写入到配置 Flash 中, 并将该功能进行标准化, 提高开发的可靠性与效率。

1 IP 核总体设计

在线升级 IP 核用于实现龙芯处理器通过 LIO 接口对 FPGA 的配置程序进行在线升级, 将程序写入配置 Flash。如图 1 所示, 在线升级 IP 核结构由

收稿日期: 2024-10-06; 修回日期: 2024-11-12

第一作者: 李 森(1993—), 男, 四川人, 硕士。

LIO 接口模块、本地读写控制模块、FIFO、状态信息控制模块、协议处理模块、Flash 读写控制模块和 STARTUPE2 模块 7 部分组成: LIO 接口模块用于将 LS2K1000 处理器的 LIO 接口时序转换为本地读写接口控制时序;本地读写控制模块用于实现 IP 核中寄存器读写访问与 FIFO 读写操作;FIFO 用于接收、缓存处理器发送的访问指令数据;状态信息控制模块用于产生 IP 核忙状态标志、错误状态标志,

并将标志信息存储在忙状态寄存器与错误状态寄存器中;协议处理模块用于解析处理器写入的指令,并根据指令产生相应的擦除操作、写入升级数据、结束操作;Flash 读写控制模块在协议处理模块的控制下,实现对 Flash 的读写操作与擦除操作;STARTUPE2 实现将 Flash 读写控制模块输出的 SPI 时钟信号通过 FPGA 的 CCLK 引脚输出到配置 Flash 的时钟端。

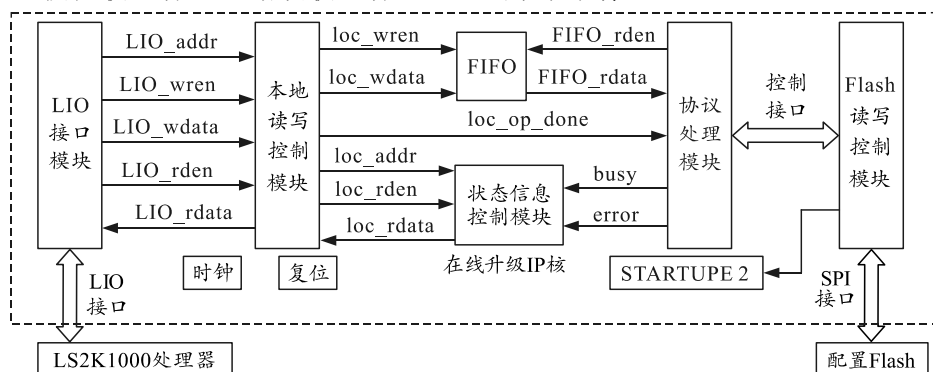


图 1 在线升级 IP 核结构

2 IP 核设计实现

2.1 升级指令设计

在线升级 IP 核与处理器之间进行高效可靠的数据传输,需要设计相应的通信协议,使简单的通信接口可以完成复杂的数据传输^[4-5]。在线升级 IP 核的访问指令包括擦除指令(erase instruction)、数据指令(data instruction)和结束指令(end instruction)。指令传输的最小单位为字节,指令中字节传输的顺序为按照指令格式从左向右依次传输,以下为每种指令的格式与功能。

2.1.1 擦除指令

擦除指令用于对 Flash 执行擦除操作。擦除指令的起始字为固定值 0x5A,命令字的取值为 0x01~0x04,当命令字为 0x01 时,对 Flash 地址为 0x0000_0000~0x007F_FFFF 的 8 MB 空间进行擦除;当命令字为 0x02 时,对 Flash 地址为 0x0080_0000~0x00FF_FFFF 的 8 MB 空间进行擦除;当命令字为 0x03 时,对 Flash 地址为 0x0100_0000~0x017F_FFFF 的 8 MB 空间进行擦除;当命令字为 0x04 时,对 Flash 地址为 0x0180_0000~0x01FF_FFFF 的 8 MB 空间进行擦除。

2.1.2 数据指令

数据指令用于在线升级 IP 核写入待升级的数

据。数据指令由起始字、命令字、长度字和数据字段 4 部分组成。其中起始字为固定值 0x5A;命令字为固定值 0x05;长度字为 1 个字节的数据,其值代表数据字段的数据有多少个字节,当长度字的数值为 7 时,代表数据字段的数据有 7 个字节;数据字段为数据指令的数据部分,写入 IP 核的在线升级数据,就位于该字段,数据字段的长度范围为 0~128 字节。

2.1.3 结束指令

结束指令用于表示升级操作的完成,当 IP 核收到该指令后,完成本次升级操作。结束指令由起始字、命令字和长度字 3 部分组成,其中起始字为固定值 0x5A,命令字为固定值 0x06,长度字为固定值 0x00。

2.2 寄存器空间设计

处理器对在线升级 IP 核的访问控制是通过访问在线升级 IP 核的寄存器实现,在线升级 IP 核的寄存器包括:数据寄存器(WR_DATA_REG[31:0])、完成寄存器(WR_DONE_REG[31:0])、错误状态寄存器(ERROR_REG[31:0])、忙状态寄存器(BUSY_REG[31:0]),寄存器的访问属性与位定义如表 1 所示。

数据寄存器(WR_DATA_REG[31:0])用于接收升级操作的指令,当向 IP 核写入擦除指令、数据指令、结束指令时,应将指令数据依次写入该寄存器;

完成寄存器(WR_DONE_REG[31:0])用于表示一次写入指令的完成,当向 IP 核写入指令完成后,应向该寄存器写入数据 0x0000_0001; 错误状态寄存器(ERROR_REG[31:0])用于表示当前执行的指令是否

有错误,如果当前指令执行有误,则错误标志位为 1,否则为 0; 忙状态寄存器(BUSY_REG[31:0])用于表示当前指令是否执行完毕,当执行完毕后忙状态位为 0,否则为 1。

表 1 寄存器映射

偏移地址	寄存器名称	读写属性	位定义
0x00	WR_DATA_REG	只写	[7:0]: 写入的指令字节数据; [31:8]: 保留
0x01	WR_DONE_REG	只写	[7:0]: 写完成数据; [31:0]: 保留
0x02	ERROR_REG	只读	[0]: 错误标志; [31:1]: 保留
0x03	BUSY_REG	只读	[0]: 忙状态标志; [31:1]: 保留

2.3 协议处理模块设计

协议处理模块用于对处理器写入 IP 核的指令进行解析、执行,并在解析或执行后给出相应的状态结果。处理器对 IP 核的访问必须遵循 IP 核的处理机制,在升级操作的过程中,任何一个步骤产生错误,IP 核将回到初始状态,并将错误状态寄存器置为 1,协议处理模块的处理流程如图 2 所示,整个协议处理模块采用状态机设计实现[6]。

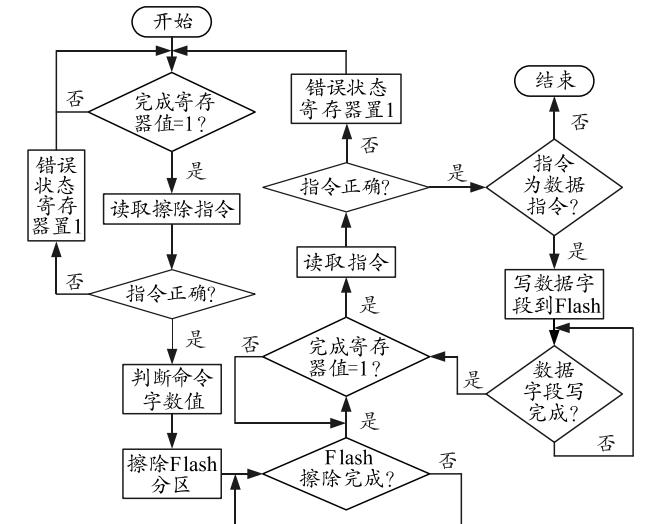


图 2 协议处理模块处理流程

2.4 状态信息控制模块设计

状态信息控制模块用于产生 IP 核在工作过程中的状态信息,包括错误状态信息与忙状态信息 2 种。错误状态信息的处理机制为:当协议处理模块在解析、执行指令的任何一个过程产生错误时,状态信息控制模块就将错误状态寄存器的值置为 1,并一直保持,直到处理器读取错误状态寄存器后,错误状态寄存器自动清零。忙状态信息的处理机制为:当检测到完成寄存器的值为 1 时,将忙状态寄存器的值置为 1,同时对完成寄存器进行清零,随后一直等待协议处理模块的指令执行完成控制信号,当收到协议处理模块发出的指令处理完成脉冲

后,对忙状态寄存器清零。

2.5 Flash 读写控制模块设计

Flash 读写控制模块通过 SPI 接口实现对 Flash 的擦除操作、页写操作和读取操作,是整个在线升级 IP 核中对 Flash 访问的直接控制模块,在设计中为了保证兼容性与通用性,SPI 接口采用两线制 SPI 接口 [7]。Flash 读写控制模块支持国微 SM25QH256MX、SM25QU256MX 型 NOR Flash 以及旺宏电子(MXIC)型号为 MX25L25645 G 型 NOR Flash。对 Flash 进行读操作时,直接读取即可;对 Flash 进行擦除操作、页写操作之前需要先读取 Flash 的状态寄存器,并对其中的 WIP 位、WEL 位进行判断,根据 WIP 位、WEL 位的状态,对 Flash 进行相应的操作,整个 Flash 读写控制模块对 Flash 的操作流程如图 3 所示[8-9]。

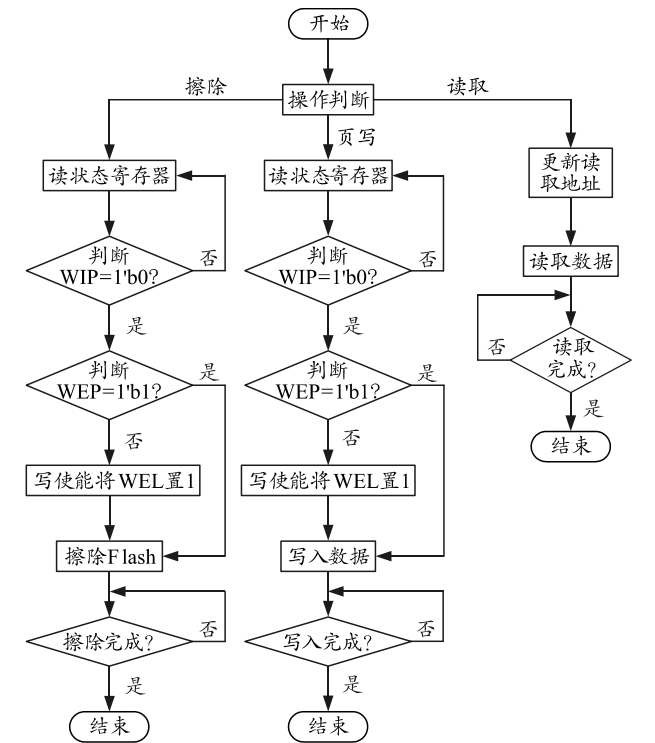


图 3 Flash 读写控制模块处理流程

2.6 LIO 接口模块设计

LIO 接口模块作为与龙芯处理器通信的桥梁，将龙芯处理器 LIO 接口转换为本地接口，实现接口时序转换的功能，将复杂的 LIO 接口转换为简单的“地址+读写数据+读写使能”形式的本地接口。LIO 接口包含的信号及含义如表 2 所示。本地接口信号组定义如表 3 所示。表 2 和 3 中的方向是相对于 LIO 接口模块而言。整个 LIO 接口模块的顶层设计如图 4 所示。

表 2 LIO 接口信号组

信号名称	方向	信号说明
LIO_adlock	输入	地址锁存信号，1 bit 位宽，高有效
LIO_a	输入	地址信号，7 bit 位宽，传输地址高段与低段
LIO_d	双向	地址数据复用，16 bit 位宽，传输数据与 16 bit 的中段地址
LIO_csn	输入	片选信号，1 bit 位宽，低有效
LIO_den	输入	数据使能，1 bit 位宽，低有效
LIO_dir	输入	方向控制，1 bit 位宽，低电平表示读，高电平表示写
LIO_rdn	输入	读使能，1 bit 位宽，低有效
LIO_wrn	输入	写使能，1 bit 位宽，低有效

表 3 本地接口信号组

信号名称	方向	信号说明
loc_wren	输出	本地写使能，1 bit 位宽，高有效
lio_wdata	输出	本地写数据信号，32 bit 位宽
loc_addr	输出	本地写地址信号，32 bit 位宽
loc_rden	输出	本地读使能，1 bit 位宽，高有效
loc_rdata	输入	本地读使能，1 bit 位宽，高有效

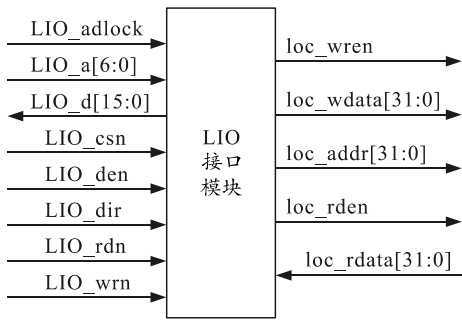


图 4 LIO 接口模块顶层接口

3 上位机设计

上位机采用 QT 进行开发设计，运行于 Windows 操作系统上，实现对待升级目标二进制文件(bin 文件)的读取与下发^[10]。上位机从文件系统中读取二进制目标文件，通过网络接口传输给龙芯处理器 2K1000，2K1000 接收到升级数据后，通过 LIO 接口将数据发送给在线升级 IP 核。整个上位机的设计如图 5 所示，支持串口、CAN 接口、网络接口 3 种类型的数据传输方式。在使用网络接口进行升级时，可以对目标设备的 IP 进行配置，同时支持升级

开始与停止操作，以及状态获取。



图 5 上位机主界面

4 实际验证

IP 核采用 Xilinx Vivado2018.3 集成开发环境进行开发设计。为了验证在线升级 IP 核设计的正确性，在国微 SMQ7K325TFFG900 的 FPGA 上进行实际验证。将程序通过 JTAG 固化到 FPGA 的配置 Flash，掉电重启设备，配置好龙芯处理器的网络 IP 地址，打开上位机，选择需要升级的目标二进制文件，点击“开始升级”。如图 6 所示，上位机先执行“开始升级”过程，此时 CPU 执行擦除 Flash 的操作，擦除完成后，上位机开始发送 bin 文件；当升级完成时，结果如图 7 所示。由图 7 可知：FPGA 升级完成，且数据校验和正确。



图 6 开始升级

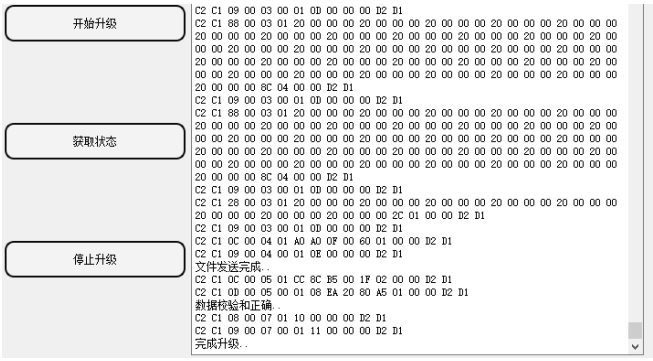


图 7 升级完成

5 结束语

笔者设计一款 LIO 接口的在线升级 IP 核，解决了终端设备中 FPGA 升级困难的问题，使 FPGA

的固件程序可以通过网络实现远程升级。将代码模块封装成 IP 核, 可以提高代码的复用性与安全性, 使其逐步走向标准化、模块化, 便于在其他项目中直接调用开发, 提高军用程序的可靠性与开发效率。笔者设计的在线升级 IP 核可以为相关研究人员提供一种参考方法, 有助于推动装备领域的技术发展。

参考文献:

- [1] 吴海龙. 一种基于 Xilinx FPGA 的串口在线升级方法[J]. 单片机与嵌入式系统应用, 2023, 23(8): 50-52, 56.
- [2] 曹正州, 刘国柱, 单悦尔, 等. 一款用于 Flash 型 FPGA 的配置电路设计[J]. 微电子学与计算机, 2022, 39(11): 118-128.
- [3] 万垚, 李鑫. 一种基于 FPGA 的在线升级方案[J]. 成都信息工程大学学报, 2020, 35(5): 493-498.
- [4] 赵飞. 一种基于 DSP+FPGA 架构的软件在线升级实现[J]. 现代导航, 2021, 12(6): 462-465.
- [5] 屈盼让, 范新明, 蔡晓乐, 等. 基于微控制器的可在线编程步进电机控制器设计[J]. 航空计算技术, 2021, 51(3): 93-97.
- [6] 宋志毕, 方芳. 基于 Quickboot 技术的 FPGA 在线升级[J]. 单片机与嵌入式系统应用, 2023, 23(6): 40-44.
- [7] 陈召全. 特殊环境下 FPGA 代码在线升级功能的实现[J]. 电子设计工程, 2021, 29(23): 128-132.
- [8] 李森, 袁强, 唐建, 等. 基于国产 CPLD 的仲裁、事件记录卡设计[J]. 兵工自动化, 2023, 42(3): 48-52, 60.
- [9] 史雄峰, 霍银龙, 岳峰. 基于国产 FPGA 的以太网远程升级控制器的设计实现[J]. 电工技术, 2023(14): 121-122, 125.
- [10] 李霄, 徐思远, 胡瑾贤. 基于 FPGA 的远程快速在线升级技术研究[J]. 舰船电子对抗, 2023, 46(4): 98-102, 120.
- [11] 易大学, 2021.
- [12] 郭明玮, 赵宇宙, 项俊平, 等. 基于支持向量机的目标检测算法综述[J]. 控制与决策, 2014(2): 193-200.
- [13] 蒋艳凤, 杨学军. 多层组合分类器研究[J]. 计算机工程与科学, 2004, 26(6): 67-69, 76.
- [14] 周钢, 郭福亮. 集成学习方法研究[J]. 计算技术与自动化, 2018, 37(4): 148-153.
- [15] 徐国艳, 牛欢, 郭震阳, 等. 基于三维激光点云的目标识别与跟踪研究[J]. 汽车工程, 2020, 42(1): 38-46.
- [16] 郭巍, 张平, 朱良, 等. 基于 AdaBoost.ECOC 的合成孔径雷达图像目标识别研究[J]. 哈尔滨工程大学学报, 2010, 31(2): 232-236.
- [17] 刘传武, 毕笃彦, 张智军. 基于 AdaBoost 的雷达目标 HRRP 识别[J]. 数据采集与处理, 2008, 23(5): 527-531.
- [18] 张漫. 基于随机森林的条纹管激光雷达回波分类研究[D]. 哈尔滨: 哈尔滨工业大学, 2020.
- [19] 姚莉娜, 吴艳敏, 崔光照. 基于随机森林的雷达高分辨距离像目标识别新方法[J]. 郑州大学学报(工学版), 2014, 35(4): 105-108.
- [20] 张裕禄, 毕红葵, 叶泽浩, 等. 基于随机森林的 HRGV 滑翔段飞行状态识别[J]. 战术导弹技术, 2020(2): 1-8, 21.
- [21] 吕伟航. 随机森林算法研究及改进[D]. 厦门: 厦门大学, 2013.
- [22] 李洋洋. 基于卷积神经网络的合成孔径雷达目标识别[D]. 太原: 中北大学, 2020.
- [14] 郝岩, 白艳萍, 张校非. 基于 KNN 的合成孔径雷达目标识别[J]. 火力与指挥控制, 2018, 43(9): 111-113, 118.
- [15] 顾鹏, 王碧垚, 黄黔川, 等. 基于 KNN 和雷达辐射源脉间参数的舰船目标个体识别方法[J]. 中国电子科学研究院学报, 2022, 17(2): 186-192.
- [16] 朱锦山, 丛爱建, 许俊. 基于决策树的雷达型号识别方法研究[J]. 电子世界, 2012(5): 113-115, 119.
- [17] 邱祥风, 霍凯, 张新禹, 等. 一种基于雷达高分辨距离像的空天时敏目标识别方法[J]. 航空兵器, 2022, 29(2): 13-18.
- [18] 王玄, 潘卫军, 韩帅, 等. 基于 SVM 的激光雷达飞机尾涡识别方法[J]. 兵器装备工程学报, 2021, 42(4): 150-155.
- [19] 廖东平, 姜斌, 魏玺章, 等. 一种快速的渐进直推式支持向量机分类学习算法[J]. 系统工程与电子技术, 2007, 29(1): 87-91.
- [20] 刘敬, 张军英, 赵峰. 基于 SVM 与非参数 LDA 的雷达自动目标识别[J]. 控制与决策, 2007, 22(11): 1250-1254.
- [21] 蒋新. 车载毫米波雷达目标分类识别技术研究[D]. 成都: 电子科技大学, 2020.
- [22] 王建. 基于 KNN 的多标签分类算法研究[D]. 赣州: 江西理工大学, 2017.
- [23] 刘彪. 双变量决策树算法研究[D]. 北京: 首都经济贸易大学, 2021.

(上接第 25 页)