

doi: 10.7690/bgzdh.2025.01.001

一体化制导综合控制平台的研究

黑 蕾, 陈肖雨, 王 江

(中国航天科技集团公司第四研究院第四十一研究所 115 室, 西安 710025)

摘要: 针对弹上核心部件高集成度、高性能、低成本的需求, 采用综合处理集成设计理念, 设计一款新型弹上飞控制导组合平台。集成多个弹上部件功能, 简化系统构架, 通过多次飞行试验。试验结果表明, 该平台性能稳定、结构紧凑、可靠性强、控制精度高, 满足导弹控制系统设计要求。

关键词: 一体化; 制导组合; 弹上部件

中图分类号: TJ765.3 **文献标志码:** A

Research on Integrated Guidance and Control Platform

Hei Lei, Chen Xiaoyu, Wang Jiang

(No. 115 Research Room, No. 41 Institute, No. 4 Academy, China Aerospace Science and Technology Corporation, Xi'an 710025, China)

Abstract: In order to meet the requirements of high integration, high performance and low cost of the core components on the missile, a new type of flight control and guidance integrated platform on the missile is designed by using the integrated design concept of comprehensive processing, which integrates the functions of multiple components on the missile, simplifies the system architecture, and has passed many flight tests. The test results show that the platform has stable performance, compact structure, high reliability and high control precision, and meets the design requirements of missile control system.

Keywords: integration; guidance combination; missile-borne components

0 引言

在现代战争中, 微小型导弹由于成本低、体积小、重量轻等优点, 逐渐受到各国重视, 如国外的“长钉”导弹、“长矛”导弹等武器均采用捷联惯导实现了制导控制系统的微型化、低成本设计, 成为精确制导武器的重要发展方向。对弹上核心设备的设计也提出新的要求, 需要弹上设备具有集成度高、小型化、高可靠、低功耗等特点。原有的单个导弹配多个部件的模式由于其功能分散、附加质量、成本高等劣势已不再适用于未来的发展需求。开展一体化弹上综合控制平台研制已成为技术发展的必然选择。

一体化综合控制平台通过将传统的图像导引头、弹上导航装置和弹载计算机进行集成设计, 用以实现目标的探测、识别、捕获、跟踪、惯性导航、时序控制、制导控制指令解算, 并输出控制指令和图像信息。这种集成可显著缩减外形及安装结构、优化整合供电及运算处理单元、减少通信交互接口, 最终有效减小整体外形尺寸, 降低整体重量; 同时, 内部信息交互相比于外部接口通信, 效率显著提升, 可有效减少信息交互延时, 提升系统的整体响

应速度。

1 系统组成

一体化平台的主要任务是接收来自惯导系统、导引图像信息进行控制解算从而精确打击目标。系统组成如图 1 所示。

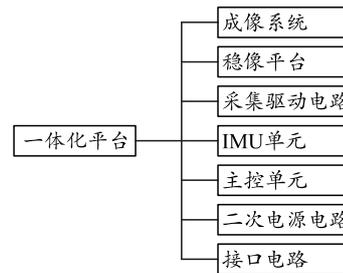


图 1 一体化平台硬件组成

1) 成像系统用于目标图像的探测和识别; 稳像平台将成像系统作为载荷, 带动其进行目标的捕获和跟踪; 采集驱动电路按照导引控制指令驱动稳像平台进行运动。三者共同构成了导引控制的主要功能单元, 再配合运行于主控单元的导引软件, 实现了导引的主要功能。

2) IMU 单元用于敏感弹体的角速度和加速度信息, 为导航的主要功能单元, 配合运行于主控单

收稿日期: 2024-07-06; 修回日期: 2024-08-09

第一作者: 黑 蕾(1982—), 女, 陕西人, 硕士。

元的导航软件，实现了惯性导航功能。

3) 主控单元为导引件、导航和飞控提供了统一的软件运行平台，实现了各功能模块处理单元的集成化设计。

4) 二次电源电路是平台对各功能模块的电源电路进行集成整合设计，提供统一的电源二次变换，实现各硬件模块的二次电源供电。

5) 接口电路将各功能模块的对外接口进行集成设计，便于对外连接器的布线和电路板的布局，达到优化空间的目的。

2 主处理器选型

主控单元作为一体化平台的运算处理核心，需要运行导引、导航、飞控 3 大功能软件，各个软件均需进行大量复杂运算；因此，合理设计主控单元至关重要。为了提高产品可靠性、降低成本、减小尺寸，主控单元须使用最少的处理器完成一体化平台的全部功能，同时还需考虑芯片散热与环境适应性问题。综上考虑，主控单元运算处理核心采用了 1 片 DSP、1 片 FPGA 和 2 片 SOC 的方案，通过合理规划硬件电路布局，提高了芯片间数据传输效率，优化了散热布局，提高了产品的环境适应性。

DSP 选用 FT-M6678，主要用于模板匹配算法和图像跟踪算法解算^[1]。该款 DSP 芯片具有 8 个 C66x 核心，每个核心主频 1 GHz，具有高性能的信号处理能力。

FPGA 选用 JFM7K325T，主要用于图像融合算法和伺服控制算法解算。该芯片具有 326 k 逻辑单元、25 k 逻辑数组块、数据速率 6.6 Gb/s，逻辑单元丰富，数据速率高。

其中一片 SOC 选用 FMQL20S，主要用于进行飞控算法解算和导航算法解算。该 SOC 具备 1 个 FPGA 内核和 4 个 ARM 内核，其中 FPGA 用于实现飞控软件的时序控制和通信控制，ARM 核用于导航算法解算和飞控制导控制解算。

另一片 SOC 选用 HI3559AV，主要用于实现智能识别算法^[2]。HI3559AV 是专业的 8 k 超高清智能视频处理 SOC，具有算力高、多媒体处理能力强、接口丰富等特点。

3 关键电路硬件设计

一体化平台电路部分主要包括：二次电源电路、主控单元和接口电路。

二次电源电路通过电源模块及处理电路，对一

体化平台供电进行滤波和电压转换，为各硬件电路提供所需的供电。

主控单元由 4 个处理器的最小系统组成。主控芯片采用 FPGA JFM7K325T、DSP FT-M6678、SOC HI3559AV 和 SOC FMQL20S 组成。

接口电路实现一体化平台对外交互接口，接口电路根据功能划分分别位于不同处理器最小系统中。

主控单元各处理器最小系统与对应接口电路共同组成 4 个处理器的系统电路。

3.1 二次电源电路

二次电源电路主要由 1 路 5.5 V 电源、1 路 12 V 电源和 1 路 5 V 电源组成。其中 5 V 电源为主控单元供电；5.5 V 电源为 IMU 单元和稳像平台 MEMS 陀螺供电；12 V 电源为的成像系统供电；28 V 一次电源为点火电路供电。二次电源电路供电关系如图 2 所示。

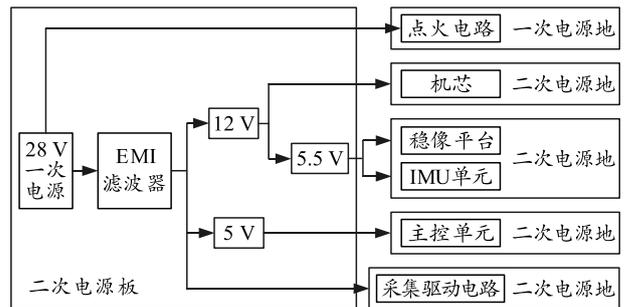


图 2 二次电源调制电路供电关系

3.2 主控单元模块

3.2.1 DSP FT-M6678 系统原理

FT-M6678^[3]系统主要用于导引功能图像跟踪算法，通过 SRIO 接口接收 JFM7K325T 的输入信号，解算后通过 PCIE 总线将数据传给 HI3559 AV。电路主要由 FT-M6678 电路、DDR3 SDRAM 电路和 FLASH 电路组成的最小系统及，以 1 路 SRIO 接口、1 路 EMIF 接口、1 路 UART 串口和 1 路等接口电路组成，如图 3 所示。

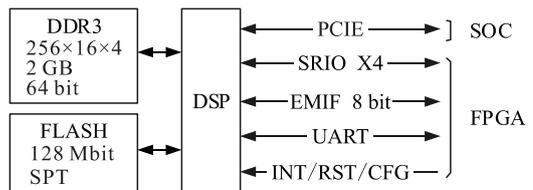


图 3 FT-M6678 系统原理

3.2.2 JFM7K325T FPGA 系统原理

JFM7K325T^[4]系统主要接收相机的原始视频信

号，并可直接将视频信号转发给记录仪或数据链等弹上部件，同时可进行图像和伺服处理，分别与 FT-M6678、FMQL20S、HI3559AV 进行通信，电路主要由 JFM7K325T、FLASH、DDR3 组成的最小系统，以及多路 422 通信串口、多路图像接口(包含 SDI、CML 和 MIPI 图像接口)、1 路 SPI 接口、1 路 EMIF 接口、1 路 SRIO 接口等接口电路组成，如图 4 所示。

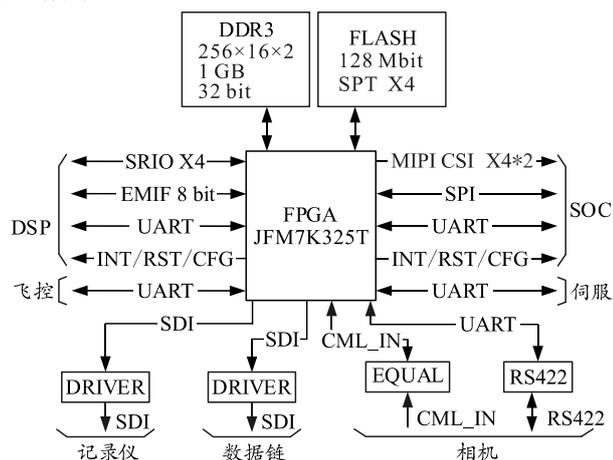


图 4 JFM7K325T 系统原理

3.2.3 FMQL20S SOC 系统原理

FMQL20S^[5]系统主要用于飞控解算和导航解算，并实现弹上点火及与其余弹上部件的信息交互，交互方式为 RS422，FMQL20S 分别与 JFM7K325T、HI3559AV 进行通信，电路主要由 FMQL20S SOC 电路、配置 FLASH 电路、DDR3 缓存电路组成的最小系统及 422 串口通信电路、GPIO 隔离采样接口电路、点火电路等组成，如图 5 所示。

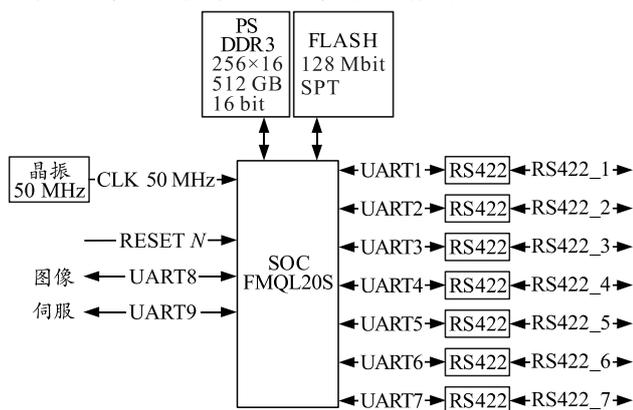


图 5 1FMQL20S 系统原理

3.2.4 HI3559AV SOC 系统原理

HI3559AV^[6]系统主要用于视频处理和图像压缩，分别与 FT-M6678、JFM7K325T、FMQL20S 进行通信，电路主要由 HI3559AV 电路、DDR4 电

路、FLASH 电路、1 路 PCIe、2 路 SPI 接口、4 路 UART 串口、1 路 MIPI 接口、1 路 USB2.0、1 路 RS232、2 路以太网接口组成，如图 6 所示。

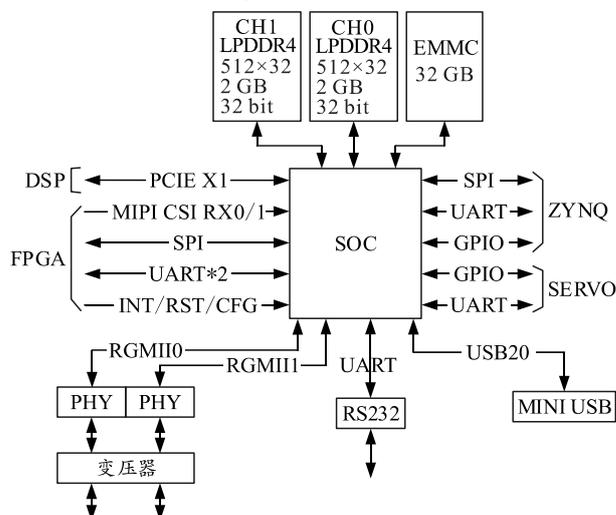


图 6 HI3559AV 系统原理

4 计算能力分析

主控单元作为制导组合体的核心运算单元，其计算能力直接决定各算法及软件的运行效果，进而影响一体化平台性能，且软件算法模块多，运算复杂度高；因此，对平台计算能力及软件运行需求进行分析，以确定所选用处理器是否满足软件复杂运算需求。

4.1 FT-M6678 计算能力分析

FT-M6678 运算能力强，集成了 8 个 C66x 核，按照每个核心主频 1.25 GHz 计算，其浮点计算最大是按照 128 bit 同时进行处理，单核可高达 40 GMACS 和 20 GFLOPS。由于 DSP 本身功耗较高，将当前 DSP 主频设计为 1 GHz，不工作在最高频率，其算力为 16 GFLOPS。

FT-M6678 主要用于模板匹配算法和图像跟踪算法解算。

模板匹配算法需要有较多层面的计算，所提取的图像特征较复杂，同时需要较多矩阵计算，包括对较大规模矩阵的求导计算，但其计算子过程又不易拆分，因此利用 FT-M6678 的多核心并行计算可以实现高效率运算。模板匹配算法内部包含很多浮点运算，要求最大为 2 k×2.4 k 分辨率处理能力，单帧处理能力需要 0.23 GFLOPS，视频输入为 50 帧，因此需要的算力为 11.5 GFLOPS。

图像跟踪算法不要求多核并发，只需满足实时性要求即可。实际上，它完全可以工作在单核下，

但在双核条件下,跟踪算法会执行得更完美,对于末端的跟踪点自动修正,以及对跟踪目标大小的估计会更精确,因此与模板匹配算法配合,可以最大限度发挥 FT-M6678 的 8 核优势。图像跟踪算法要求最大为 2 k×2.4 k 的分辨率处理能力,单帧的处理能力需要 0.03 GFLOPS,视频输入为 50 帧,因此需要的算力为 1.5 GFLOPS。

模板匹配算法和图像跟踪算法共需 13 GFLOPS 的算力,FT-M6678 具有 16 GFLOPS 算力,可以满足模板匹配算法和图像跟踪算法的运算需求。

4.2 JFM7K325T 计算能力分析

JFM7K325T 中逻辑资源包含 50 950 个 Slices、326 080 个逻辑单元以及 840 个 dsp slice,通过逻辑也能搭建大约 1 000 个乘法器,逻辑最快运行在 300 MHz,实际使用过程一般以 200 MHz 为主,按此计算其算力为 640 GOPS。

JFM7K325T 用于运行图像融合算法和伺服控制算法。

现有方案中,红外图像分辨率为 640×512,可见光图像分辨率为 2 k×2.4 k,2 类图像帧率都为 50 Hz,每 1 帧需要在 20 ms 之内完成,由于红外图像和可见光图像分辨率不一致,需要将红外图像升采样到可见光的分辨率,初步估算单帧需要的算力为 2.5 GOPS,因此图像融合算法需要的算力为 125 GOPS。

伺服控制算法需每 1 ms 运行 1 次,经过对算法统计,伺服控制算法所需算力为 1.03 GOPS。

图像融合算法和伺服控制算法共需算力 126.03 GOPS,JFM7K325T 具有 640 GOPS 算力,因此可以满足图像融合算法和伺服控制算法的运算需求。

4.3 FMQL20S 计算能力分析

FMQL20S 的 2 个 ARM 内核主频 1 000 MHz,单个 ARM 内核计算能力为 2 GOPS。PL 端乘法器 220 个,其他逻辑单元可搭建乘法器约为 200 个,按照逻辑内部工作时钟 200 MHz 计算,其算力为 168 GOPS。

FMQL20S 主要用于运行飞控软件和导航软件。

经统计,飞控算法的算力需求为 0.48 GOPS,接口控制和任务调度的算力需求为 0.09 GOPS,导航软件的算力需求为 0.46 GOPS,总体算力需求为 1.03 GOPS,因此 FMQL20S 可以满足飞控软件和导

航软件的运算需求。

4.4 HI3559AV 计算能力分析

HI3559AV 计算单元主要包括 CPU、GPU、DSP 和 NNIE 部分。一个 CPU 部分集成了 2 个双核 ARM Cortex-A73@1.6 GHz,算力 15.36 GOPS;1 个双核 ARM Cortex-A53@1.2 GHz,算力 5.52 GOPS;1 个单核 ARM Cortex-A53@1.2 GHz,算力 2.76 GOPS。

另一个 GPU 包含 1 个双核 ARM Mali G71,工作频率 900 MHz,256 kB cache,其性能表现在三角形填充率 850 Mtri/s,像素填充率 27.2 Gpix/s,根据统计其算力约为 100 GOPS。

DSP 型号为 Tensilica vision P6,其设计定位在于配合 NNIE 开发,作为神经网络计算的辅助单元,用户基于 vision DSP 开发的智能分析方案可以加速智能分析,降低 CPU 使用率占用。DSP 包含了 4 核心,工作频率为 700 MHz,根据统计其算力为 850 GOPS。

NNIE 神经网络加速引擎,NNIE 部分包含 2 个核心,工作频率为 840 MHz,官方说明单个 NNIE 核算力为 2.0 TOPS,芯片集成了 2 个,因此算力为 4 TOPS。

HI3559AV 主要用于实现智能识别算法,项目中采用 2 k×2.4 k 的分辨率进行计算,经统计,神经网络中各计算单元所需算力汇总如表 1 所示。

表 1 神经网络计算单元算力汇总 GFLOPS/s

计算单元	数目	单元算力	总算力
Conv3×3	614	0.40	245.60
Conv1×1	318	0.20	63.60
Transform	6	1.60	9.60
Rulu	32	0.02	0.64
Upsample	3	0.04	0.12

由于图像分辨率大,单帧占用的资源也会更大,根据上表所列,单帧需要的计算算力为 319.56 GOPS,目前设计按照 10 帧/s 的计算进行设计,因此算力需要 3.2 TOPS。从分析可见,HI3559AV 可以满足智能识别算法的计算需求。

5 工程应用验证情况

笔者提出的设计方案已经在某飞行器上得到成功应用,并通过了多次的地面考核和飞行试验验证,成功交付产品数套。作为导弹的核心处理平台,负责完成飞行器导航、导引功能及控制算法解算,大大简化了系统构架,节省了硬件资源开销,大幅提升了系统可靠性和可扩展性。