

doi: 10.7690/bgzdh.2022.05.006

基于恒流输出的指令控制设备的设计与实现

郭致港¹, 焦新泉^{1,2}, 贾兴中²

(1. 中北大学电子测试技术国家重点实验室, 太原 030051;

2. 中北大学仪器科学与动态测试教育部重点实验室, 太原 030051)

摘要: 为实现某地面测试设备 16 路控制指令的输出, 完成对被测设备的自动化驱动控制, 基于恒流输出并结合 FPGA 提出一种集成于 PXI 机箱的 16 路控制指令输出系统的自动化设计。在传统恒压输出的基础上引入 LT3082 设计恒流源输出, 通过自检回路及备选输出的设计完成对设备的闭环控制; 基于 PXI 架构, 以 FPGA 为主控芯片, 可配置全部 16 路控制指令独立输出, 结合自检回路实现对设备工作状态的检验、指令输出状态的检查。结果表明, 该设计在恒流输出的基础上能实现定时通断、脉冲输出、系统自检和状态查询等功能。

关键词: FPGA; 地面测试; LT3082; PXI; 恒流源

中图分类号: TP23 **文献标志码:** A

Design and Implementation of Command Control Equipment Based on Constant Current Output

Guo Zhigang¹, Jiao Xinquan^{1,2}, Jia Xingzhong¹

(1. State Key Laboratory of Electronic Technology, North University of China, Taiyuan 030051, China;

2. Key Laboratory of Instrument Science and Dynamic Testing(Ministry of Education),

North University of China, Taiyuan 030051, China)

Abstract: In order to realize the output of 16-channel control instructions of ground test equipment and complete the automatic drive control of the equipment under test, an automatic design of 16-channel control instruction output system integrated in PXI chassis is proposed based on constant current output and FPGA. Based on the traditional constant voltage output, LT3082 is introduced to design the constant current source output, and the closed-loop control of the equipment is completed through the design of self-checking circuit and alternative output; based on PXI architecture, FPGA is used as the main control chip, and all 16 control instructions can be configured to output independently, which can be combined with the self-checking circuit to check the working status of the equipment and the output status of the instructions. The experimental results show that the design realizes the functions of timing on-off, pulse output, system self-test and state query based on constant current output.

Keywords: FPGA; ground test; LT3082; PXI; constant current source

0 引言

控制指令的输出作为地面测试设备的一项重要功能, 广泛应用于航天模拟测试领域。在不同环境下对输出电路的指标要求不同, 其主要功能是输出恒定模拟量以实现对方设备的驱动和开关控制^[1]。电路的驱动能力、输出精度、兼容性及可靠性是设计电路时着重考虑的问题。传统设计直接将市电 220 V 经过 AC-DC、DC-DC 完成电压转换, 用继电器控制恒压输出的方式经常带来输出不可靠、电路状态不易检验、负载分压造成驱动能力下降等问题^[2]。针对以上问题, 设计引入了恒流输出, 从根本上克服了恒压输出时由负载变化或传输线阻抗等因素造成的驱动能力不稳定的问题; 同时, 为

了对多路控制指令工作状态进行监测, 设计了自检回路及自检控制流程, 使整个设备完成闭环自检功能, 当自检反馈表征系统不能正常工作时, 可通过反馈结果及时定位问题并启动备用输出, 此外自检回路还可用来检查控制指令输出状态, 方便电路检验, 提高了设备的自动化。

1 总体方案设计

根据任务要求, 系统需输出 16 路控制指令, 模拟量要求输出 28 V 电压、40 mA 电流以驱动后方被测设备, 每一路可通过上位机配置独立完成定时通断、自检、状态查询和脉冲输出等功能, 可集成于基于 PXI 架构的测控机箱内。设计选用 FPGA 为主控芯片, 型号为 Xilinx 公司的 XC7A100T-FGG484。

收稿日期: 2022-01-07; 修回日期: 2022-02-25

基金项目: 国家重点研发计划资助(2018YFF01010500)

作者简介: 郭致港(1996—), 男, 山西人, 硕士, 从事电路与系统研究。E-mail: 756975449@qq.com。

搭载标准 3 U 尺寸的 PXI 机箱背板提供 5、3.3、±12 V 电压，最大功率为 1 000 W。系统总体设计如图 1 所示。

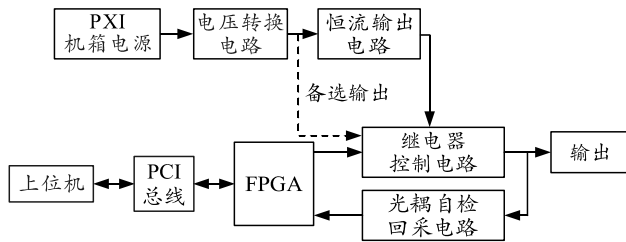


图 1 总体设计

电压转换电路将机箱背板电源转换为 28 V 电压作为恒流输出电路的供电电压及系统备选输出，恒流源输出电路设计产生的 40 mA 的恒定电流作为控制指令的首选模拟量输出。上位机通过 PCI 总线下发 16 路控制指令配置数据及动作命令给 FPGA，FPGA 读取数据并进行命令判别后控制继电器完成输出及自检等流程，光电耦合器完成自检流程中对

模拟量的回采，其输出到 FPGA 引脚的回采电平信号由 FPGA 识别并编码后存入 RAM，FPGA 通过 PCI 总线将该结果送往上位机显示。系统通过硬件电路保障了恒流源输出的误差在 0.5% 以内，并结合 FPGA 逻辑设计提高了系统自动化。自检流程及电压备选输出的设计保障了系统的可靠性，当自检返回结果有误时为系统提供备选输出。

2 硬件电路设计

2.1 电源设计

为提供恒流输出电路的供电电压，综合考虑 28 V 的备选电压输出及 LT3082 电压输入范围 (1.2~40 V)，设计选用 LTM8054 开关电源芯片将 PXI 机箱背板提供的 12 V 电压进行升压转换以提供 28 V 电压，以该电压作为指令控制设备的备选电压输出及恒流输出电路供电电压，电源转换模块的电路设计如图 2 所示。

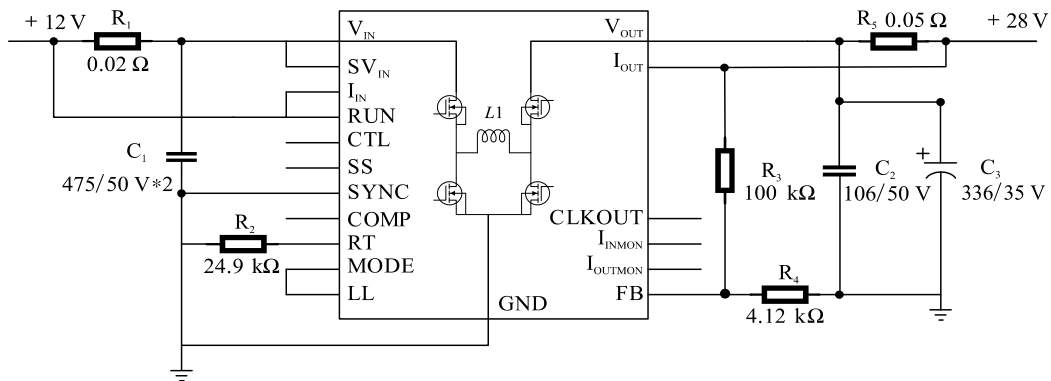


图 2 LTM8054 电压转换电路

LTM8054 的输入电压范围为 5~36 V，输出电压范围为 1.2~36 V，输出电流最高可达 5.4 A^[3]，满足 12 V 转 28 V 的应用需求。作为一款升压-降压型 μ Moudule 稳压器，LTM8054 封装内部集成了开关控制器、电源开关、电感器及其他组件^[4]，选用适当电阻器可完成开关频率及输出电压的设置，其中 R₂ 用于调节开关频率，参考手册中 25℃ 环境下的推荐值，选用 24.9 kΩ 对应最大开关频率为 800 kHz。输出电压 V_{OUT} 由 R₃、R₄ 的阻值决定：

$$V_{OUT} = 1.2 \times (R_3/R_4 + 1) \quad (1)$$

由上式结合电阻标称值选择 R₃ 为 90.9 kΩ，R₄ 为 4.02 kΩ，阻值精度为 1%，计算得到此电路的设计输出电压值等于 28.3 V。此电压作为备选输出及 LT3082 供电电压满足任务要求。其余相应旁路及去耦电容均采用推荐值，相关元件选型如图 2 所示。该电源需给 16 路 40 mA 的恒流源供电，则其输出

电流必须大于 640 mA，因此输出端限流电阻 R₅ 阻值的选择不能过大而导致输出电流不能满足这一需求。电压转换电路的输入端限流电阻 R₁ 则是为了防止输入电流过大对芯片造成损害，同时避免过多占用机箱 12 V 供电电源资源^[5]。

式(2)、(3)分别为输入限流公式及输出限流公式：

$$I_{IN} = 50 \text{ mV}/R_1 \quad (2)$$

$$I_{OUT} = 50 \text{ mV}/R_4 \quad (3)$$

因该芯片的功率转换效率为 90%，如式(4)：

$$(V_{OUT} \times I_{OUT}) / (V_{IN} \times I_{IN}) \times 100\% = 90\% \quad (4)$$

结合输出电流需满足大于 640 mA 的条件，由上式计算得输入电流最少为 1.78 A。考虑 PCB 布板走线可能带来的能量损耗及冗余设计的思想，适当放宽对输入输出电流的限制，决定选用 R₁ 为 0.02 Ω、R₅ 为 0.05 Ω 作为限流电阻将输入输出电流

的最大值分别限制在 2.5、1.16 A。

2.2 指令输出及自检电路设计

LT3082 是一款宽输入电压范围的低压差线性稳压器，输入电压可由 1.2 至 40 V，最大输出电流为 200 mA，满足本设计 28 V 电压输入和 40 mA 电流输出的设计需求。此外，该芯片还具有电流限制和热停机保护功能，输出电压可由单个电阻来调节^[6]。如图 3 所示，其内部电路主要由电流源、运算放大器和三极管等构建而成。

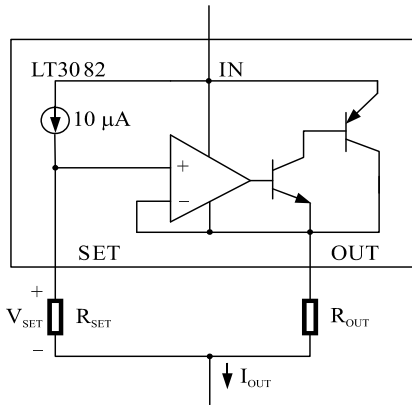


图 3 LT3082 工作原理

结合运算放大器“虚短”“虚断”特性，由上图分析知其内部 10 μA 的恒流源流经电阻 R_{SET} 后，运

算放大器的同相输入端产生的电压等于输出电压 V_{OUT}，即

$$V_{SET} = V_{OUT} = 10 \mu A \times R_{SET} \quad (5)$$

通常该电压值的范围为 100 mV~1 V，输出电流 I_{OUT} 为：

$$I_{OUT} = (10 \mu A \times R_{SET}) / R_{OUT} \quad (6)$$

为满足输出 40 mA 的恒流输出的设计需求，设计选用 R_{SET} 阻值为 40.2 kΩ，R_{OUT} 阻值为 10 Ω，电阻精度选择为 1%，根据上式得恒流源输出电流值为 40.2 mA，与任务指标相比误差在 0.5 % 以内，满足任务要求。

图 4 给出了第 1 路控制指令输出及回采的电路示意图，在选用 40 mA 恒流输出的基础上将 LTM8054 转换而来的 28 V 通过调试电阻 R₈ 接入电路输出端作为备选输出。设计选用型号为 AQW210EH 的双通道 PhotoMos 继电器作为开关控制器，其中一通道用于控制驱动指令 AOUT0 输出，另一通道负责控制自检回采，ACK0_DR、ACK0_CH 分别作为输出与自检的开关信号由 FPGA 引脚给出，ACOM0 端回采得到的模拟量通过光电耦合器 HCPL-0631 转换为逻辑电平，该电平作为回采信号 ZK_0 发送给 FPGA 引脚。

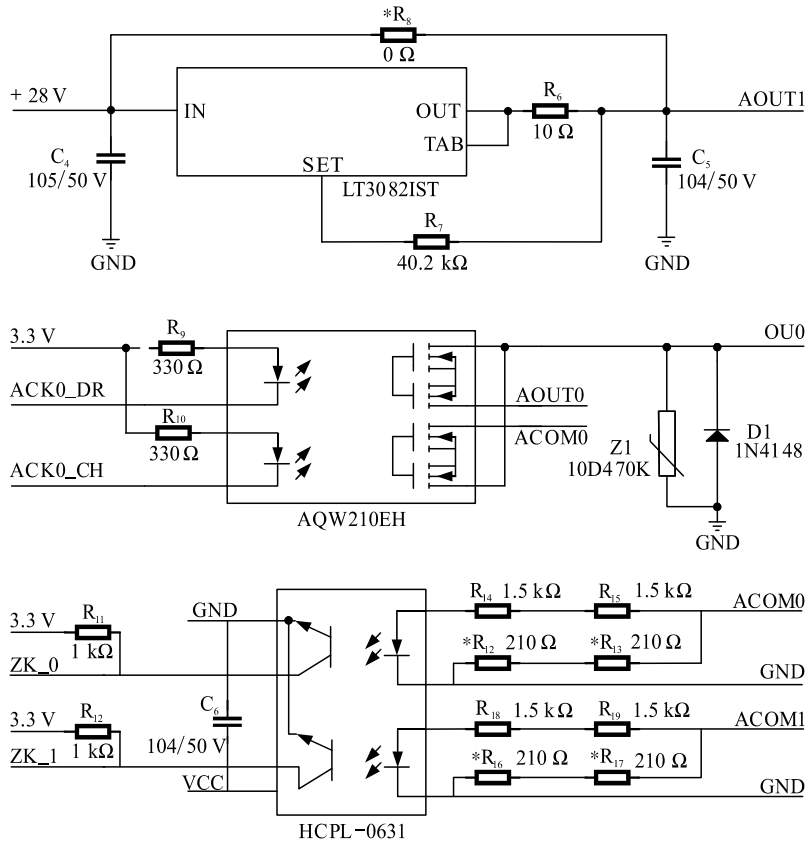


图 4 指令输出及自检电路设计

继电器 AQW210EH 的负载电压为 350 V，负载电流为 120 mA，满足本设计需求，作为一款光继电器，其工作在接通状态时输入端发光二极管产生的压降 V_F 为 1.25 V^[7]。在 3.3 V 的输入电压下，为防止此时输入到 FPGA 引脚的电流过大，输入端需串接一定阻值的限流电阻，参考如图 5 所示继电器的开关响应时间与正向输入电流的关系，可知当输入电流在 5 mA 附近时关断时间最短，且此时开启时间随输入电流的增大而降低的速度明显放缓，逐步趋于饱和。

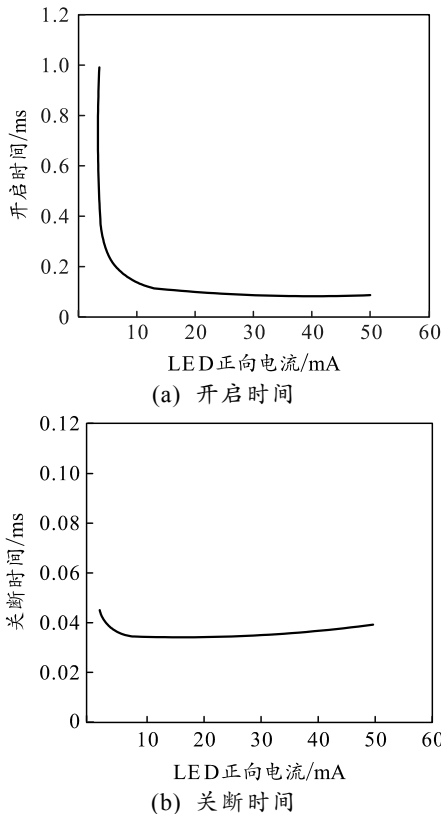


图 5 AQW210EH 开启关断时间与正向电流关系

综合考虑后，将限流电阻 R_9 、 R_{10} 的阻值定为 330 Ω ，由式(7)可得此时正向输入电流为 6.2 mA。

$$I_{F1} = (3.3 \text{ V} - V_F) / R_9 \quad (7)$$

此外，还需要考虑电路的安全问题：在输出端并联型号为 10D470K 的压敏电阻，压敏电阻的工作原理：当电阻两端电压低于其阈值电压时，只有极小电流通过电阻，此时相当于断路^[8]；一旦电压值超过该阈值电压，阻值骤然变小，流通电流增大，从而保护其他支路。该压敏电阻的阈值电压为 47 V，通流量为 1 000 A，可防止瞬态高压涌入设计电路，达到电路保护的目的。再并联一个反向二极管为外部设备开关转换时可能产生的反向电动势提供释放回路，避免该电动势对设计电路造成损害^[9]。

HCPL-0631 为双通道的高速光电耦合器，其输入端驱动电流最大额定值为 50 mA，一般将该值设计在 2~20 mA 之间^[10]；因此，对 28 V 的备选电压输出串接 3 k Ω 的电阻作限流处理，考虑到此时单电阻承受功率大需选用较大封装，对 PCB 布局带来不便，所以改为 2 个 1.5 k Ω 小封装电阻串联分担功率。

对于 40 mA 的恒流有量，需要在 ACOM0 输入端并联电阻分流，若将正向输入电流的设计值定为 10 mA，由图 6 中该光耦 25 $^{\circ}\text{C}$ 时正向输入电压与输入电流的关系可知其在 10 mA 处正向导通电压约为 1.44 V^[11]。

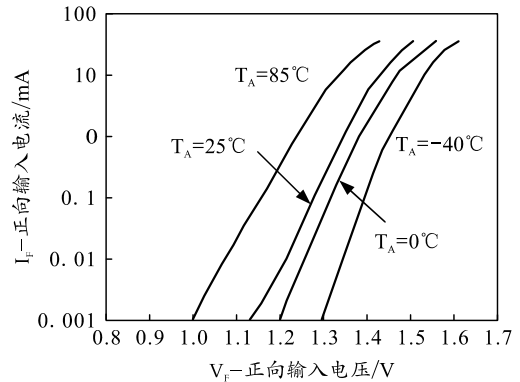


图 6 HCPL-0631 正向输入电压与电流关系

由此得出此时导通电阻 R_F 为 144 Ω ，由分流式(8)计算可得需并联的分流电阻 R 阻值约为 419 Ω ，即宜选用 420 Ω 的标称阻值，同样考虑功率问题，选用 2 个 210 Ω 电阻串联，当系统选用电压量作为输出时不焊接。

$$I_{F2} = I_{OUT} \times (R / (3 \text{ k}\Omega + R_F + R)) \quad (8)$$

将芯片集电极一端的引脚作为回采信号输出端 ZK_0 接入 FPGA 引脚，并接 3.3 V 上拉电压，上拉电阻选择 1 k Ω ，当光耦不导通时，ZK_0 为高，FPGA 引脚接收到高电平信号，当光耦受到 AOM0 端模拟量驱动导通时，ZK_0 端被拉低，FPGA 引脚接收到低电平信号。FPGA 根据该信号判断模拟量是否被采集，得出自检结果。信号 ACK0_DR、ACK0_CH 和 ZK_0 的取值与电路工作状态的对应关系如表 1 所示， i 表示第 i 路，取值为 0~15。其余 15 路电路设计与此相同，每相邻 2 路共用一个光电耦合器返回自检回采信号。

表 1 电路工作状态对应关系

序号	ACK _{<i>i</i>} _DR	ACK _{<i>i</i>} _CH	ZK _{<i>i</i>} 电平	电路状态
1	0	1	高	指令开启
2	1	1	高	指令关断
3	0	0	低	开启自检
4	1	0	高	关断自检

3 FPGA 逻辑设计

3.1 配置输出及脉冲输出模式

系统采用外部 40 MHz 晶振作为系统时钟发生器，上电复位完成后进入待机状态，等待上位机下发配置数据或命令指令。

配置输出模式在上位机下发配置数据及配置输出指令后激活，该模式主要完成 16 路控制指令的定时输出。配置数据包含每一路控制指令的更新标识、命令类型(包含“开启”和“关断”2 种)及命令输出延时时间，流程如图 7 所示。FPGA 首先依次更新 16 路配置数据，如左侧流程所示；配置完成后并行控制 16 路控制指令输出，输出流程如右侧流程所示，其中 CNT_ON、CNT_OFF 为 16 位计数器，计数时间间隔为 1 s，当 CNT_OFF 计数值设置为最大值时该路保持开启状态。脉冲输出模式在上位机下发脉冲输出指令后激活，任务要求将脉冲宽度设置为固定 200 ms，FPGA 在接收命令后控制 16 路控制指令同时开启，同时对 40 M 系统时钟开始计数，满 200 ms 时指令关断、计数归零，完成脉冲输出。

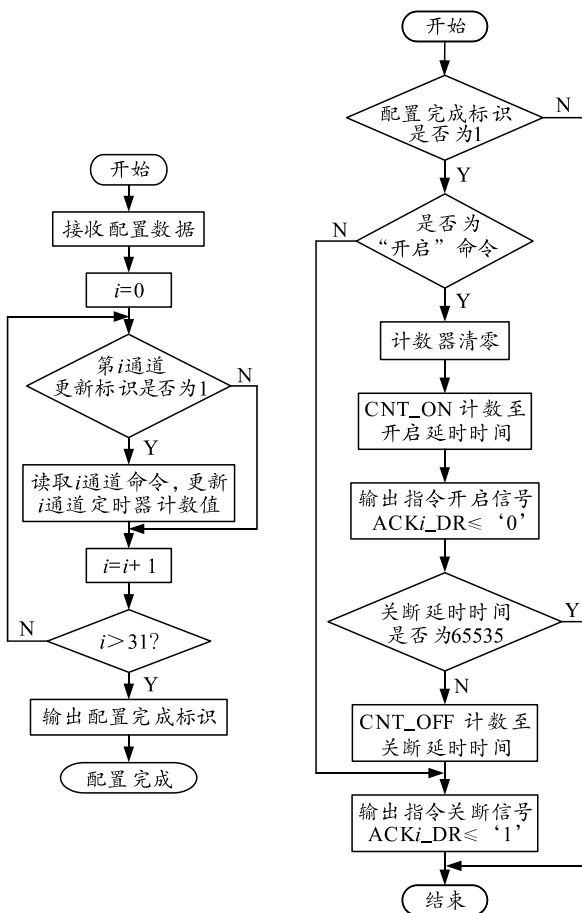


图 7 配置输出模式软件流程

3.2 系统自检及状态查询模式

系统自检模式通过 FPGA 控制 16 路控制指令进行开关测试并采集输出结果，根据结果判定该路是否能够正常工作。

具体流程：当收到自系统自检命令时，FPGA 令 ACK_i_DR 、 ACK_i_CH 依次输出表 1 中开启自检与关断自检时对应的逻辑值并对 ZK_i 回采电平进行判别，如此进行 2 轮，若 4 次判别结果都与表 1 相同则返回“AA”，表征系统自检通过，若有一次不同则返回“55”，表征该路系自检不通过。16 路自检完毕后将自检返回结果编码打包上传上位机，流程如图 8 所示。状态查询模式下即令所有 ACK_i_CH 信号为零，接通 16 路回采电路，FPGA 根据此时 ZK_i 电平判断指令输出状态，为高返回“55”表明该路此时输出，为低返回“AA”表明关断，同样将 16 路查询结果打包上传上位机显示。

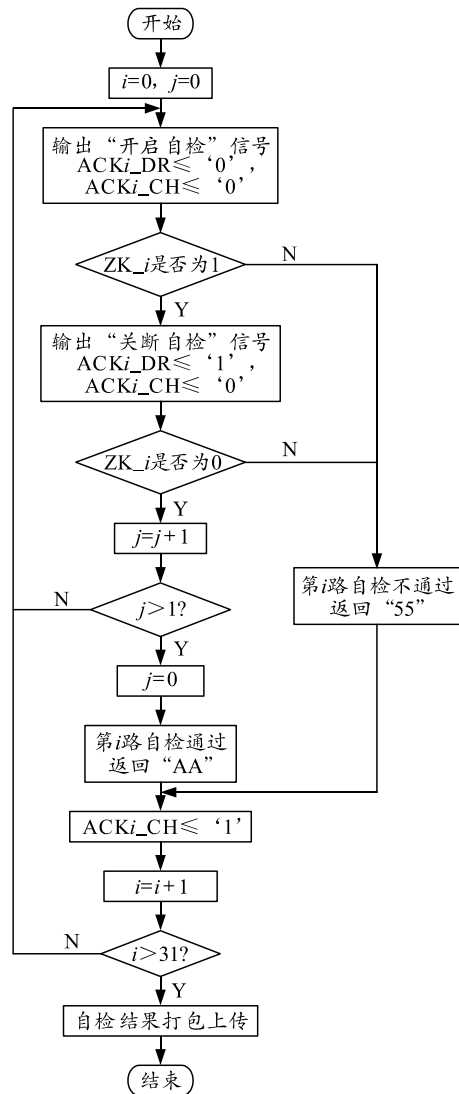


图 8 系统自检软件流程

4 实验测试

用高精度万用表对 16 路输出电压及电流进行多轮反复测试,表 2 列出了某轮测试中 16 路控制指令输出时的测试结果,由表可知电流输出与任务要求相比精度在 0.5%以内,电压输出最大误差不超过 0.3 V,多轮测试得到误差结果均在此范围内。

表 2 16 路电流电压测量值

序号	电流值/mA	误差/mA	电压值/V	误差/V
1	40.019	0.019	28.173	0.173
2	40.040	0.040	28.203	0.203
3	40.189	0.189	28.186	0.186
4	40.177	0.177	28.281	0.281
5	40.146	0.146	28.185	0.185
6	40.098	0.098	28.233	0.233
7	40.171	0.171	28.130	0.130
8	40.079	0.079	28.103	0.103
9	40.122	0.122	28.223	0.223
10	40.135	0.135	28.169	0.169
11	40.093	0.093	28.198	0.198
12	40.034	0.034	28.136	0.136
13	40.101	0.101	28.106	0.106
14	40.123	0.123	28.189	0.189
15	40.189	0.189	28.196	0.196
16	40.158	0.158	28.223	0.223

使用示波器对脉冲输出进行逻辑验证,得到如图 9 所示波形,与设计预期相符。图 10 为配合上位机进行系统自检调试时 FPGA 抓取到的数据结果,数据显示 16 路控制指令正常输出。上位机下发系统自检指令后,软件界面得到的自检在线调试结果如图 11 所示。

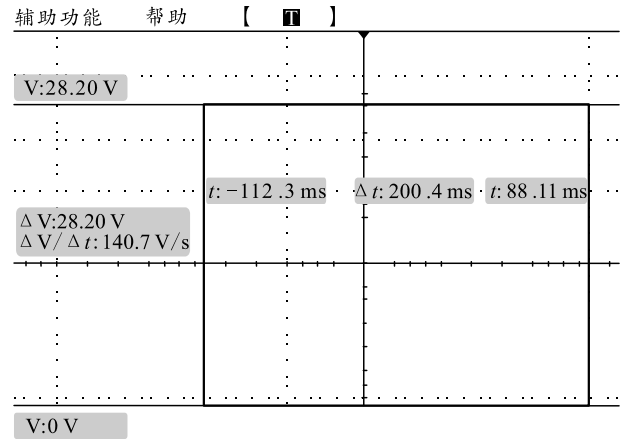


图 9 脉冲输出结果

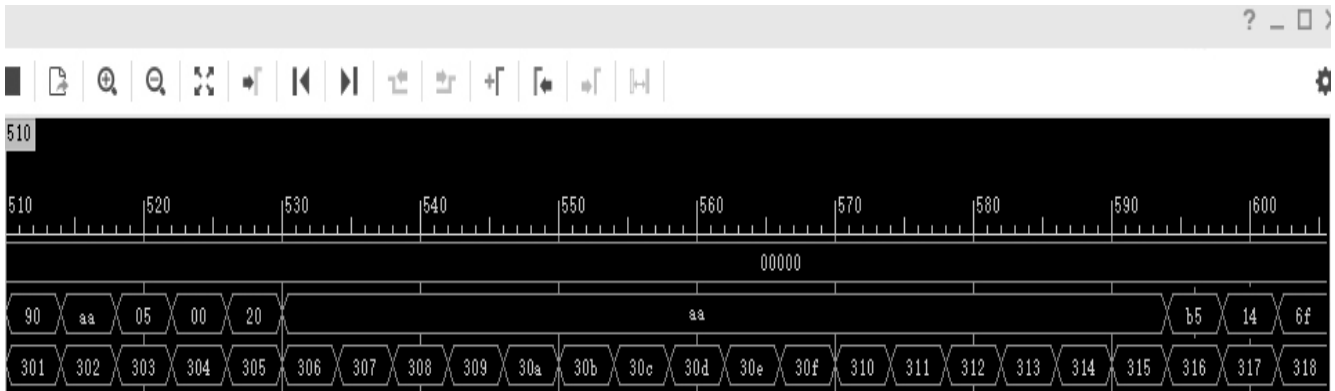


图 10 系统自检回传结果

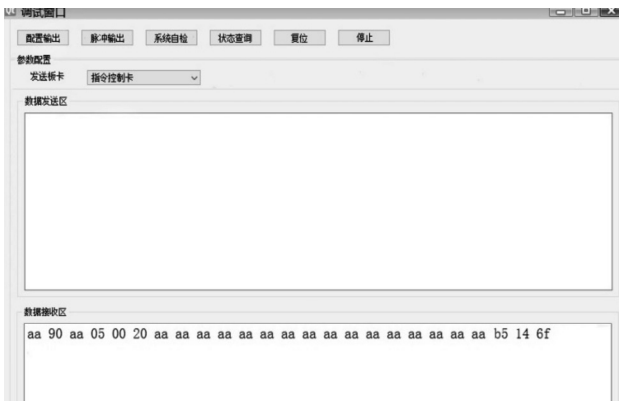


图 11 系统自检在线调试结果

5 结论

笔者基于恒流输出并结合 FPGA 完成了一种集成于 PXI 机箱的 16 路控制指令输出系统的自动化设计,恒流源稳定输出的电流成功克服了使用电

压输出时负载分压造成的驱动能力下降、兼容性差等问题,且实测值与任务要求值相比误差不超过 0.5%,备选的电压量输出最大误差在 0.3 V 以内。通过硬件电路与 FPGA 逻辑设计实现了系统的闭环自检、状态监测及定时输出、脉冲输出等功能。在多轮测试验证中系统工作状态稳定、输出可靠,现已交付使用。

参考文献:

- [1] 李彬, 庞建国, 徐圣法, 等. 某卫星一体化测试系统的设计与实现[J]. 长江信息通信, 2021, 34(1): 11-14.
- [2] 李朝凤, 姚静波, 辛朝军, 等. 航天地面测试系统软件国产化设计[J]. 兵工自动化, 2017, 36(11): 43-47.
- [3] 张晓雨, 何华锋, 郑建飞, 等. 基于 PXI 总线的伺服机构测试系统[J]. 兵工自动化, 2016, 35(12): 1-3, 7.
- [4] 卢存升, 陈博, 曾少龙, 等. 某型号运载火箭测量系统

测试电源分析[J]. 电源技术, 2021, 45(1): 81-84.

- [5] 石勇, 陈宝, 蒲永材. 基于 FPGA 的自适应信号采集系统[J]. 兵工自动化, 2020, 39(4): 16-20.
- [6] 罗逢辰. 一种无人机状态监控系统设计与实现[D]. 成都: 电子科技大学, 2017.
- [7] 李宇超. 高频编码信号采集与存储系统研究[J]. 电子器件, 2016, 39(6): 1416-1420.
- [8] 李艳华, 肖文光. 基于 CPCI 总线的波控单元自动测试

台[J]. 兰州文理学院学报(自然科学版), 2021, 35(3): 49-54.

- [9] 张祥, 崔永俊, 刘坤, 等. 基于 FPGA 的数字量变换器测试台研制[J]. 仪表技术与传感器, 2018(12): 46-49, 53.
- [10] 郑润. 某存储器地面测试台的设计及关键技术研究[D]. 太原: 中北大学, 2018.
- [11] 吕文强. 基于 FPGA SRIO 的存储器地面测试台的设计与实现[D]. 太原: 中北大学, 2021.

(上接第 14 页)



图 16 实装维修系统级测试效果

5 结束语

笔者研制的某型装备搜索雷达天线伺服系统检测诊断系统, 可应用于装备实际维修检测任务, 实现了天线伺服系统工作状态和技术指标的离线测试, 能自动判定测试结果, 并给出故障代码以指导维修。该检测诊断系统操作简单, 可辅助装备维修技术人员快速完成维修检测任务, 提高装备保障效

率和部队遂行作战能力, 具有较高的军事应用价值。

参考文献:

- [1] 朱永兴, 翁明远, 张波. 基于 CPCI 总线的数据采集与处理系统[J]. 计算机工程, 2008, 34(z1): 4-7.
- [2] 李震. 基于 CPCI 的车载多通道调试系统[J]. 电子技术应用, 2014, 40(2): 71-73.
- [3] 范利军, 杜国祥. 基于 CPCI 的某电源设备多通道测试诊断系统[J]. 兵工自动化, 2016, 35(2): 52-55.
- [4] 胡道畅. 基于 CAN 总线的特种车辆状态数据采集系统[J]. 兵工自动化, 2021, 40(4): 30-32, 68.
- [5] 张龙杰. 基于云平台的装备车辆状态监控系统[J]. 兵工自动化, 2021, 40(4): 1-4, 9.
- [6] 吴永智. RFID 技术在导弹装备信息化管理中的应用[J]. 兵工自动化, 2020, 39(11): 1-4, 19.
- [7] 卢宁波, 齐亮, 姜泽伟. 一种便携式低成本通用并行测试设备研制[J]. 计算机测量与控制, 2020, 28(10): 60-65, 71.
- [8] 史蒂芬·普拉达. C++ Primer Plus 中文版[M]. 6 版. 北京: 人民邮电出版社, 2020: 392-433.
- [9] 孙鑫. Visual C++深入详解[M]. 北京: 电子工业出版社, 2012: 219-307.
- [10] CP306 3U CompactPCI Pentium® Based CPU Board User Guide[Z]. Kontron, 2006.